

LPL.CONTR.BC 10 CAJC06

1 Der Bildschirmcontroller

Der Controller ist in folgende Funktionsgruppen unterteilt:

- Adreßerkennung, -auswahl und -modifikation
- programmierbare Zeitsteuerung
- Bildwiederholtspeicher
- Zeichengenerator
- Videosignalerzeugung, BAS-Mischer
- Taktsignalgenerator

1.1 Adreßerkennung, -auswahl und -modifikation

Der Controller verhält sich nach außen wie ein 4k-RAM. ADR 12 bis ADR 15 dienen zur Selektierung der Basisadresse und erzeugen das ADR-Signal. Die restlichen 12 Adreßbits teilen den Bildwiederholtspeicher in ein X-Y Koordinatensystem auf wobei A0-A6 die Position innerhalb einer Zeile und A7-A11 die Zeilennummer des abzubildenden Zeichens angeben.

Soll ein Zeichen in den Wiederholtspeicher geschrieben (oder ausgelesen) werden, wird außer ADR entsprechend -MEMR- bzw. -MEMW- aktiviert. Gleichzeitig schaltet das EXT-Signal die Adreßmultiplexer <IC 02,08 und 13> von der internen Refreshadresse, die der CRT-Controller liefert, auf die externe Rechneradresse um. Hierbei ist zu beachten, daß sich beide Zugriffe nicht überschneiden, da sonst ein Flimmern zu sehen ist. Dieses wird verhindert, weil mit der ansteigenden Flanke von BIMP bzw. ZIMP ein Interrupt ausgelöst wird. In der Interruptroutine wird dann das Zeichen geschrieben bzw. gelesen.

Mit dem Multiplexer <IC 09> wird eine Reduzierung der 12 Adreßbits auf eine 11 Bit Adresse erreicht, die den vorhandenen Speicherplatz dem tatsächlichen Bedarf angepaßt. Durch diese Maßnahme können nur die folgenden Bildschirmformate dargestellt werden

- 16 Zeilen x 64 Zeichen
- 32 Zeilen x 64 Zeichen
- 24 Zeilen x 80 Zeichen

1.2 Die programmierbare Zeitsteuerung

Die Steuerung des gesamten Zeitablaufs erfolgt durch den Controller-Chip CRT-5027. Seine Steuerregister werden durch ADRO bis ADR3 adressiert und über den Datenbus gelesen bzw. geschrieben. Da jedes dieser Register jeweils nur geschrieben oder gelesen werden kann, wird aus den Signalen -MEMR- und -MEMW- das -DS- (Data Strobe) Signal gewonnen.

Über die Ausgänge HO-H6 (Zeichenposition) und DRO-DR4 (Zeilennummer) erzeugt der Controller die interne Refreshadresse für den Bildwiederholtspeicher. RO-R3 erzeugen die aktuelle Rasterzeilennummer für den Zeichengenerator.

Außerdem erzeugt der Controller alle Synchronsignale für das BAS-Signal (Bild-Austast-Synchron Signal). Neben HSYNCH und VSYNCH steht auch ein Gemisch aus Beiden (CSYNCH) zur Verfügung, welches in der BAS-Mischstufe <T1+T2> mit dem VIDEO-Signal gemischt wird. Des Weiteren erzeugt der Controller auch das Cursorsignal (CRV) und das Blank (BL) Signal, welches das Videosignal während der Austastlücken unterdrückt.

1.3 Der Bildwiederholtspeicher

Um bei jedem Bildwechsel den Bildschirm komplett darzustellen, benötigt der BC-10 einen Bildwiederholtspeicher. Je nachdem, ob Controller oder CPU Zugriff auf den Speicher haben, werden die Multiplexer der Adreßauswahl geschaltet. Die acht Datenausgänge des Wiederholtspeichers werden für einen Zeichenzyklus mit dem Signal DCC (Dot-Counter-Carry) zwischengespeichert. Für die Darstellung der 128 Zeichen werden aber nur sieben der acht bits benötigt. Diese Tatsache erlaubt es, daß das achte bit zur Inversdarstellung eines (oder mehrerer) Zeichen benutzt werden kann.

1.4 Der Zeichengenerator

Zusammen mit den sieben bits des abzubildenden Zeichens und den vier bits (R0-R3) wird die Adresse für den Zeichengenerator (2k-Byte mit 128 Zeichen) gebildet. Da für jedes Zeichen (8x12 Matrix) 16 Bytes gebraucht werden, ergibt sich daraus die maximale Anzahl von 128 ASCII-Zeichen.

1.5 Videosignalerzeugung

Mit DCC werden die Daten des Zeichengenerators in das Schieberegister <IC 32> übernommen und mit DC (Dot-Clock) in die serielle Videoinformation gewandelt. Dieses Signal wird durch die vier D-Flip-Flops in <IC 16> mit -DC- synchronisiert nachdem es zuvor mit dem Cursorsignal (CRV) verknüpft wurde.

1.6 BAS-Mischer

Am Ausgang 7 von <IC 16> steht nun das VIDEO-Signal zur Verfügung, das in der BAS-Mischstufe mit CSYNCH gemischt wird. Am Emitter von T1+T2 liegt dann das BAS-Signal an, das über den Koaxstecker auf dem Verdrahtungsfeld dem Monitor zugeführt wird.

1.7 Der Taktgenerator

Der mit dem Quarzgenerator <IC 15> erzeugte Dot-Clock (12,8544 MHz) dient dem CRT-Controller als Frequenznormal. Ein nachgeschalteter Synchronzähler <IC 19> teilt das DC-Signal durch 8. Dieses Teilerverhältnis entsteht, weil jedes Zeichen 8 Dots breit ist. Bei einem Überlauf des Zählers liefert dieser das DCC-Signal (Dot-Counter-Carry). Mit der nächsten ansteigenden Taktflanke von DC wird der Zähler wieder auf "8" gesetzt.

2 Steckerbelegungsplan BC-10

2.1 Steckerreihe (a)

Pin	Signal	Erklärung
01	+5V	
02	0V	
03	+12V	
04	0V	
05	-12V	
06	0V	
07		frei
08		frei
09	-ADR0-	Adressenbus
10	-ADR1-	Adressenbus
11	-ADR2-	Adressenbus
12	-ADR3-	Adressenbus
13	-ADR4-	Adressenbus
14	-ADR5-	Adressenbus
15	-ADR6-	Adressenbus
16	-ADR7-	Adressenbus
17	-ADR8-	Adressenbus
18	-ADR9-	Adressenbus
19	-ADR10-	Adressenbus
20	-ADR11-	Adressenbus
21	-ADR12-	Adressenbus
22	-ADR13-	Adressenbus
23	-ADR14-	Adressenbus
24	-ADR15-	Adressenbus
25	-DAT0-	Datenbus 0
26	-DAT1-	Datenbus 1
27	-DAT2-	Datenbus 2
28	-DAT3-	Datenbus 3
29	-DAT4-	Datenbus 4
30	-DAT5-	Datenbus 5
31	-DAT6-	Datenbus 6
32	-DAT7-	Datenbus 7

2.2 Steckerreihe (b)

Pin	Signal	Erklärung
33	+5V	
34	0V	
35	+12V	
36	0V	
37	-12V	
38	0V	
39		frei
40		frei
41	-MEMR-	Memory Read
42	-MEMW-	Memory Write
43		frei
44		frei
45		frei
46	-RESET-	RESET
47	-RST-	Reset intern
48		frei
49		frei
50		frei
51		frei
52	-BUSEN-	Busfreigabe
53	-O2-	CPU-Takt (3 MHz)
54		frei
55		frei
56	-INT-	Interrupt (request)
57	-IRO-	Interrupt 0
58	-IR1-	Interrupt 1
59	-IR2-	Interrupt 2
60	-IR3-	Interrupt 3
61	-IR4-	Interrupt 4
62	-IR5-	Interrupt 5
63	-IR6-	Interrupt 6
64	-IR7-	Interrupt 7

2.3 Steckerreihe (c)

Pin	Signal	Erklärung
65		frei
66	BAS	Bild-Austast-Synchronsignal
67		frei
68		frei
69		frei
70		frei
71		frei
72		frei
73		frei
74		frei
75		frei
76		frei
77		frei
78		frei
79		frei
80		frei
81	ZIMP .	Zeilen Impuls
82	-BIMP-	Bild Impuls
83		frei
84		frei
85		frei
86	VIDEO	Video Signal
87		frei
88		frei
89		frei
90		frei
91		frei
92	QT	Quarz Takt
93		frei
94		frei
95		frei
96		frei

Inhaltsverzeichnis

1 Der Bildschirmcontroller.....	1
1.1 Adreßerkennung, -auswahl und -modifikation.....	1
1.2 Die programmierbare Zeitsteuerung.....	2
1.3 Der Bildwiederholpeicher.....	2
1.4 Der Zeichengenerator.....	3
1.5 Videosignalerzeugung.....	3
1.6 BAS-Mischer.....	3
1.7 Der Taktgenerator.....	3
2 Steckerbelegungsplan BC-10.....	4
2.1 Steckerreihe (a).....	4
2.2 Steckerreihe (b).....	5
2.3 Steckerreihe (c).....	6











