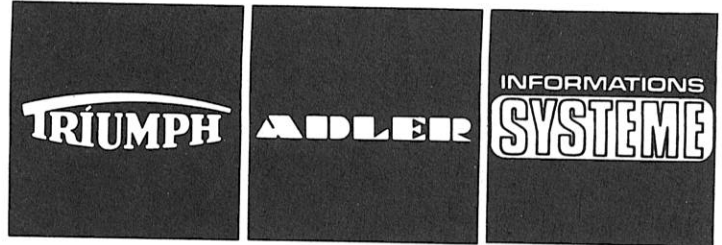


Speicher



Es gibt 2 Varianten

- a) Kernspeicher
- b) Festspeicher (ROM, PROM)

zu a) Kernspeicher kann Werte aufnehmen und abgeben, d.h. lesen-schreiben - Daten ändern.

Von Interesse beim Kernspeicher ist die Zykluszeit von 0,9 μ s. Man versteht darunter die Zeit, die vom Abfragen des einen Kernes bis zum Abfragen des nächsten Kernes benötigt wird.

Es kann somit die Geschwindigkeit des Mikroprogramms sehr hoch gehalten werden.

zu b) ROM (Read Only Memory) ist ein integrierter Baustein. Er wird von der Herstellerfirma einmal per Maske programmiert und kann nicht mehr verändert werden.

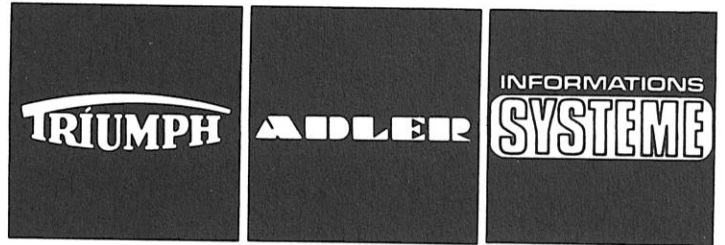
Er kann deshalb nur Daten abgeben.

Seine Kapazität beträgt 1 K-byte (1024 byte). Für die Zukunft sind auch höhere Kapazitäten (2 K) vorgesehen.

PROM ist ein programmierbarer ROM. Einschreibung erfolgt über ziemlich hohe Stromimpulse.

Gelöscht wird der PROM über intensive UV-Bestrahlung.





Speicherkapazitäten

Der Kernspeicher hat eine Kapazität von 8 K-byte bzw. 16 K-byte

Der Festspeicher hat eine Kapazität von 32 K-byte

Platzbedarf im Festspeicherbereich:

Standardmikro	4 1/2 K
Tastatur	3/4 K
Display	2 K
Drucker	8 1/2 K
Parallelschnittstelle	1 1/4 K
Floppy-Disk	4 K
DFÜ	4 K
Betriebssystem + SVC's	5 K
E/A-Gerät	1/4 K

Speichereinsatz - Kernspeicher:

Da die TA 1069 eine speicherprogrammierte Anlage ist, steht das Anwenderprogramm im Speicher. Wenn es von der FDE in den Speicher geladen werden soll, muß hierfür ein Kernspeicherbereich reserviert werden.

Zusätzlich wird für den internen Bereich (Scratchpad-Page) 2 K Kernspeicher benötigt (Puffer, Mikrozellen, Prozeßkontrollblöcke).

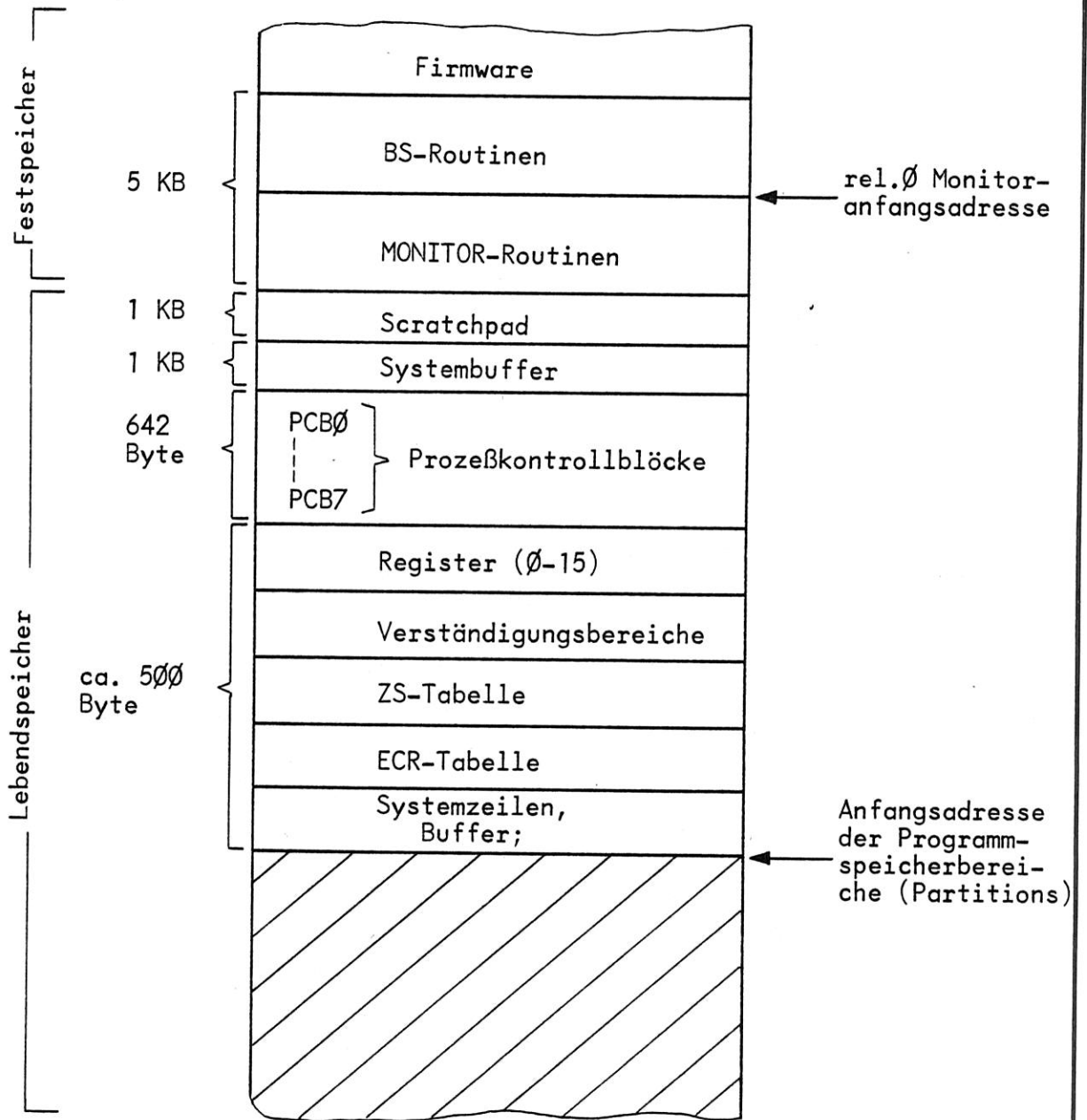
Weiter Einsätze der Kernspeicher: Festwerte, Datenaufnahme, Rettungsrou-tinen, Zusatzsoftware.

Speichereinsatz - Festspeicher:

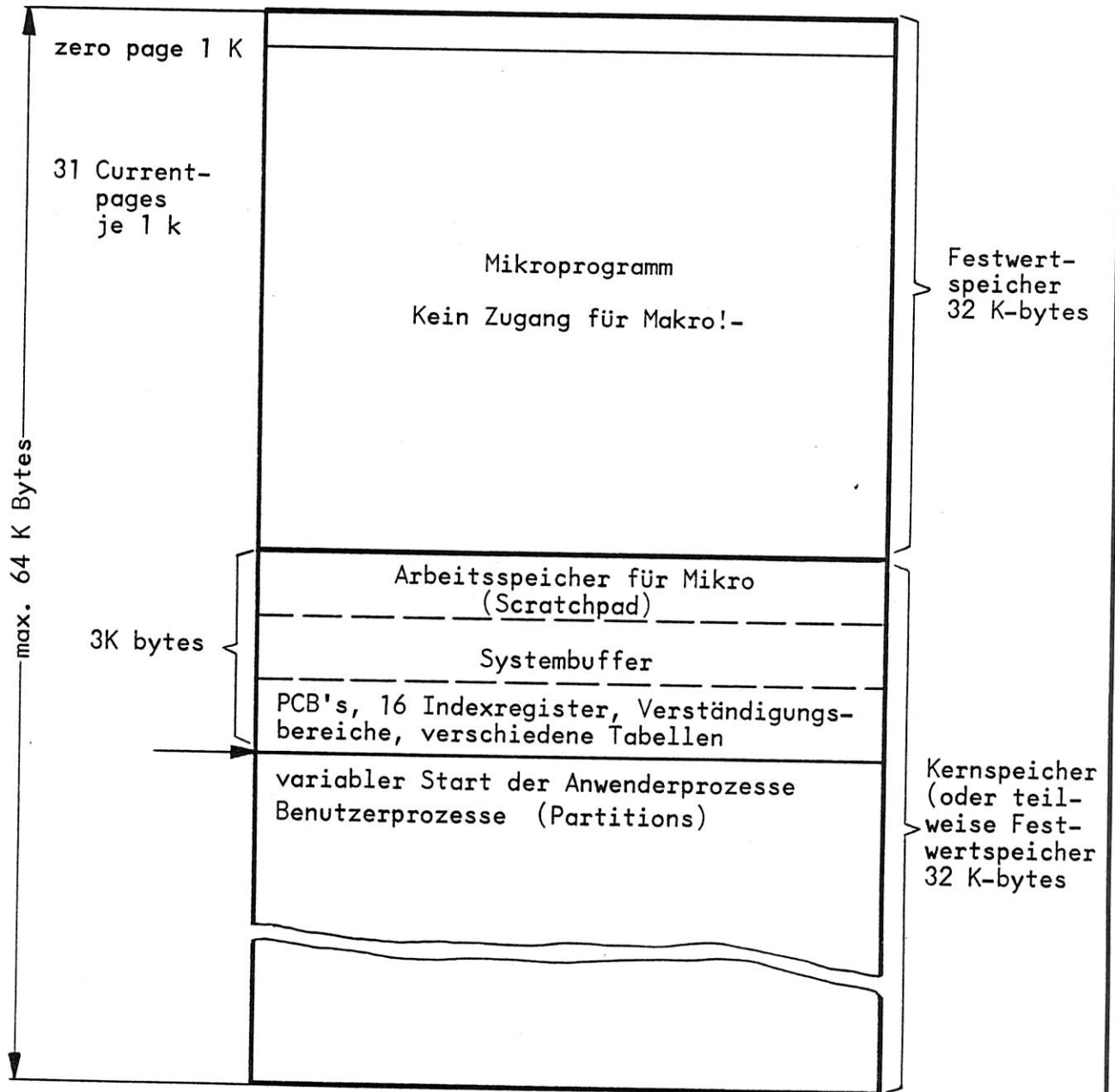
Das Mikroprogramm wird immer in Festspeichern sein, da es nicht geändert wird. Außerdem werden Standradprogramme bzw. Programmrou-tinen, die mehrfach benützt werden, in Festspeichern programmiert.

Speichereinteilung

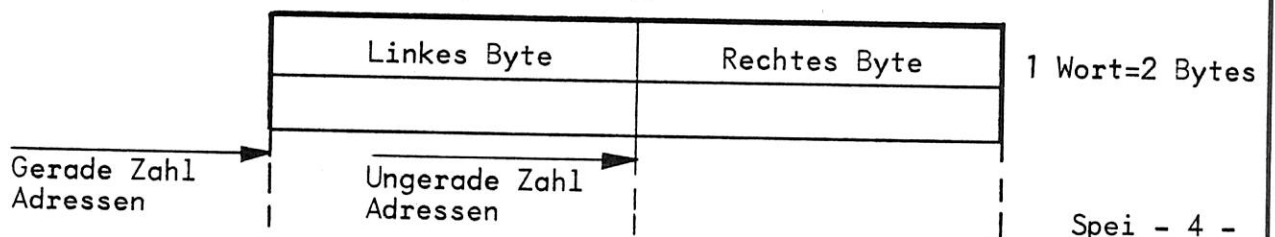
Die folgende Abbildung zeigt die prinzipielle Speichereinteilung des Betriebssystems.



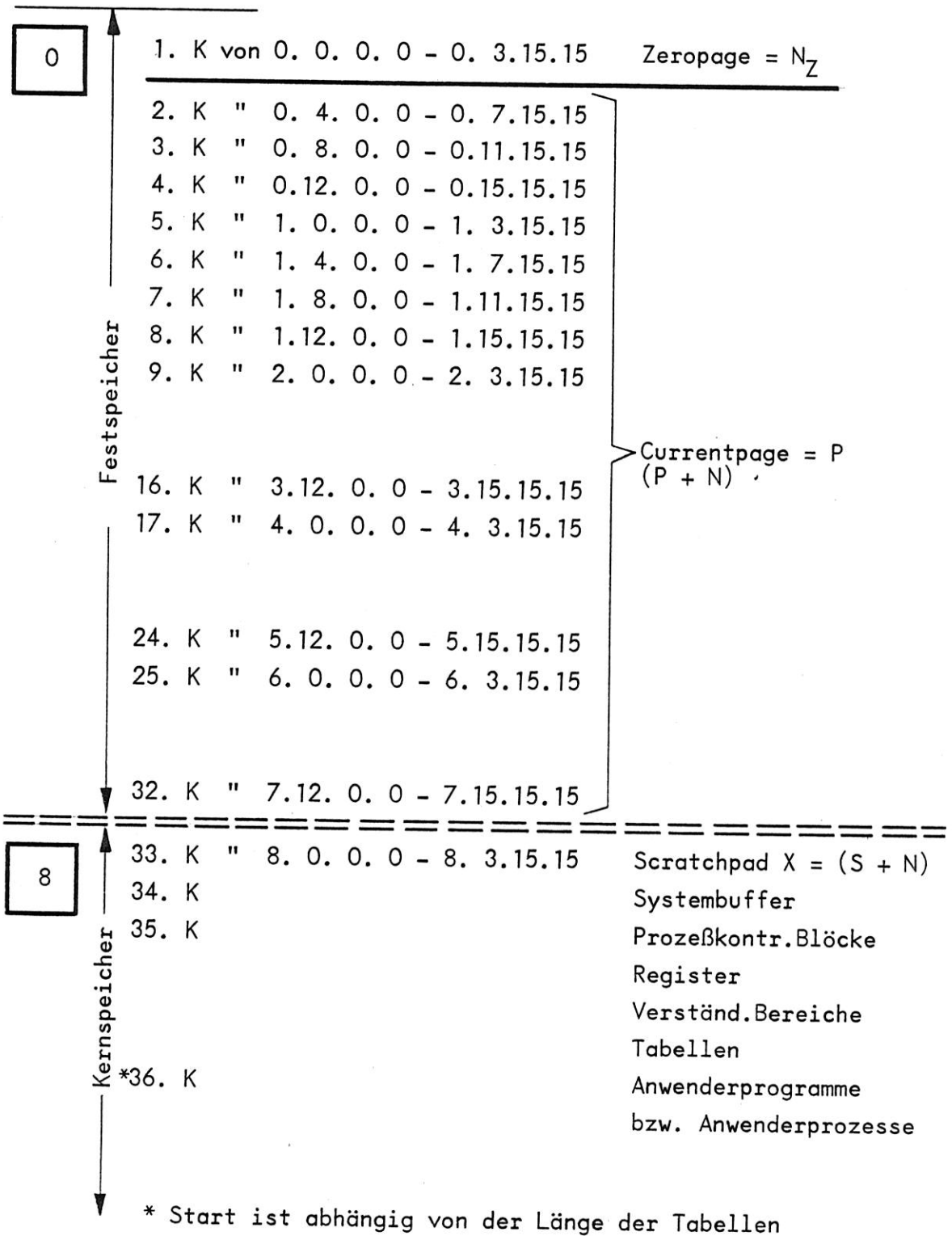
Speicheraufteilung

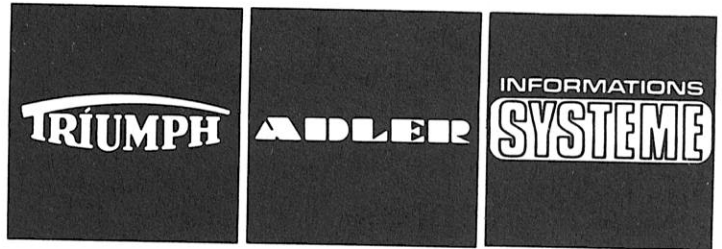


Speicherorganisation



Speicheraufteilung

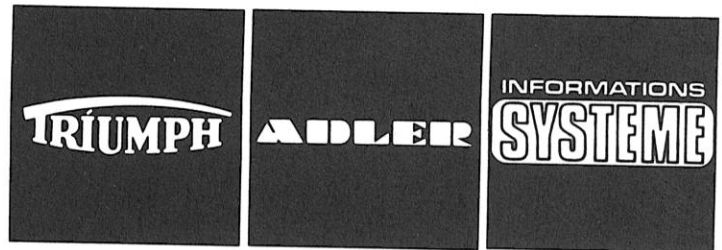




Scratchpad Aufteilung

Adresse

08. 00 . 00 . 00 - 08. 00 . 08 . 00	Standard
08. 00 . 08 . 02 - 08. 00 . 10 . 10	Tastatur
08. 00 . 10 . 12 - 08. 00 . 12 . 00	Einz. Form. Einr.
08. 00 . 12 . 02 - 08. 01 . 03 . 04	Drucker
08. 01 . 03 . 06 - 08. 01 . 04 . 10	Dis. Statuszei.
08. 01 . 04 . 12 - 08. 01 . 09 . 06	Display
08. 01 . 09 . 08 - 08. 01 . 15 . 14	Floppy
08. 02 . 00 . 00 - 08. 02 . 02 . 14	PSS
08. 02 . 03 . 00 - 08. 02 . 11 . 02	DFÜ
08. 02 . 11 . 04 -	
08. 03 . 06 . 00 - 08. 03 . 15 . 14	Betriebssyst.



Aufbau des Festspeichers

Spannungen: +5 V; -5 V; +12 V; $\pm 0V$

Der Festspeicher besteht aus 2 Platten, die miteinander mit einem 32-poligen Stecker verbunden sind.

Beide Platten sind in einem Rahmen für den Einschub eines Einzelplatzes untergebracht.

Platte "A" dieser Kassette beinhaltet die ROM-PROM Bausteine und Adressdekoder

Platte "B" nimmt Timing, Adressierung und Ausgabepuffer auf.

Die Modulauswahl wird ohne Modulschalter ausgeführt. Jedoch besteht die Möglichkeit über einen Schalter die Adressen zu erhöhen. Ein weiterer Schalter ermöglicht es, den Speicherbereich in 2 Abschnitte zu zerlegen. Dies ist nötig, um beim Speichervergleich den gesamten Speicher testen zu können.

In einem Zug wäre dies nicht möglich, weil bei einem 32 K-Speichervergleich insgesamt $2 \times 32 \text{ K} = 64 \text{ K}$ nötig wären und für das Vergleichsprogramm selbst und den Scratchpadbereich kein Platz mehr zur Verfügung stünde.

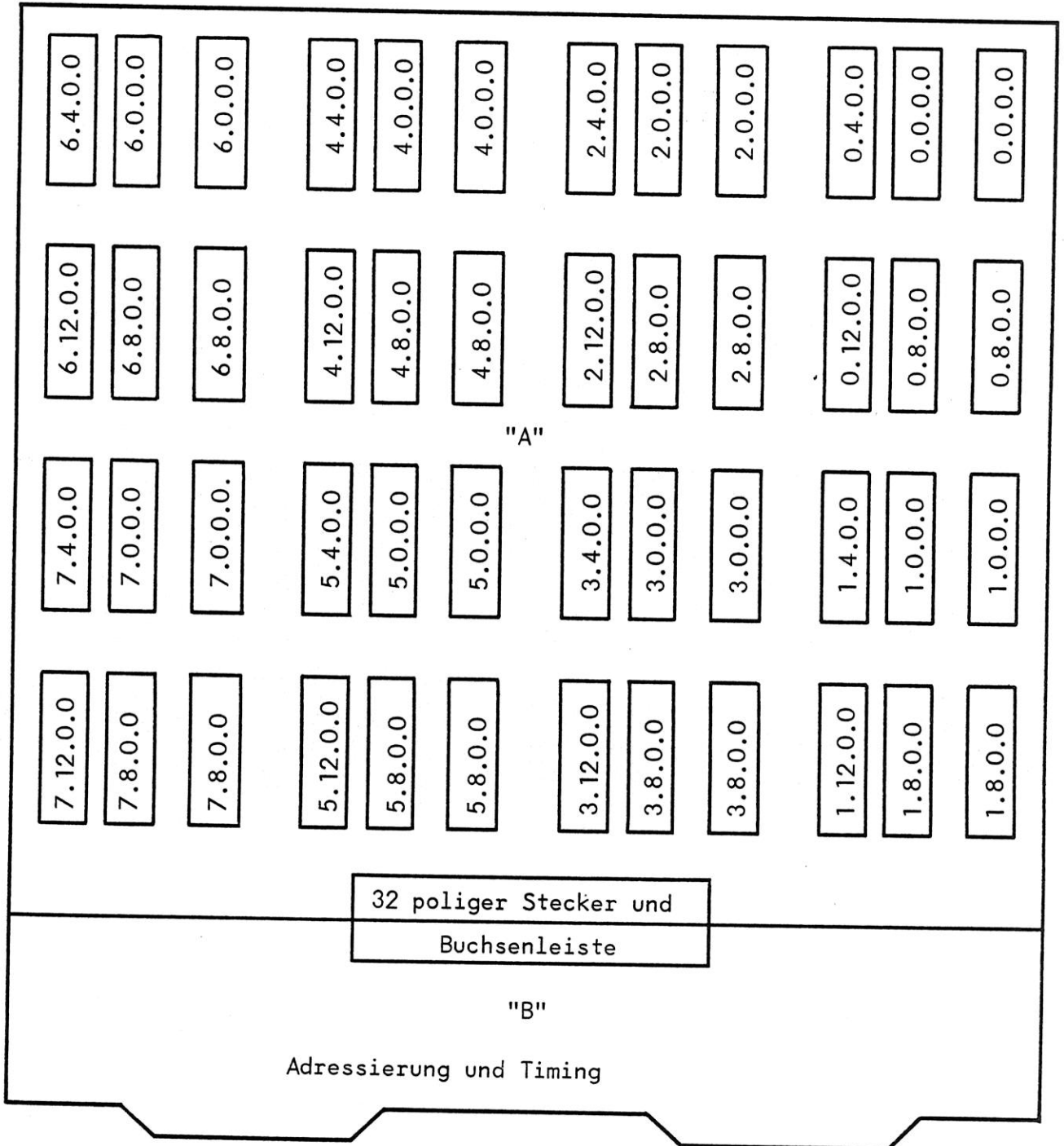
Deshalb kann dieser Vergleich nur auf 2 Etappen durchgeführt werden, mit einem Vergleich von jeweils 16 K bytes.

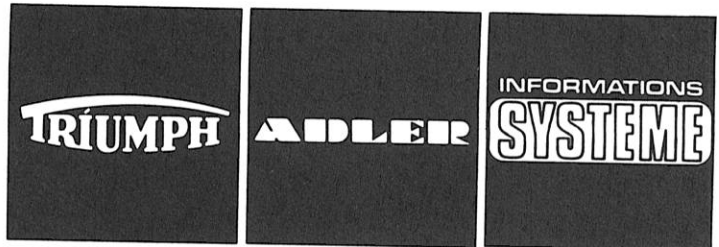
Ein dritter Schalter ist dafür vorgesehen, um eine Adressiermöglichkeit bis 24 K zu schaffen.

Alle 3 Schalter sind auf der Platte "B" untergebracht.

Festwertspeicheraufbau mit ROM/PROM

- 2 Druckplatten: A ROM/PROM Platte
 B Steuerung (Adressierung und Timing)



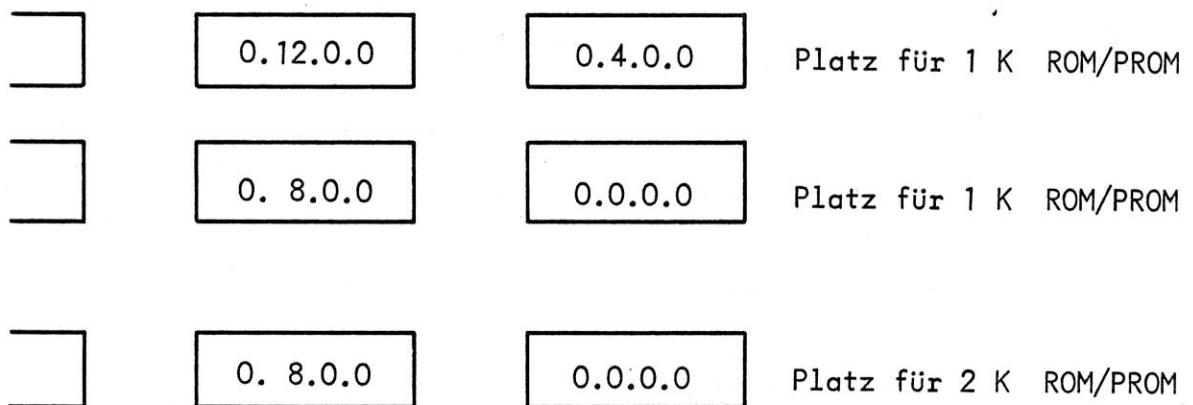


Die ROM/PROM-Platte hat 48 Stecksockel, wobei immer 3 Sockel zusammengehörig sind und für die Adressierung von 2 K verwendet werden.

Werden beispielsweise 2 x 1 K-ROM's gesteckt, so werden 2 Plätze belegt, der 3. Platz muß dann frei bleiben.

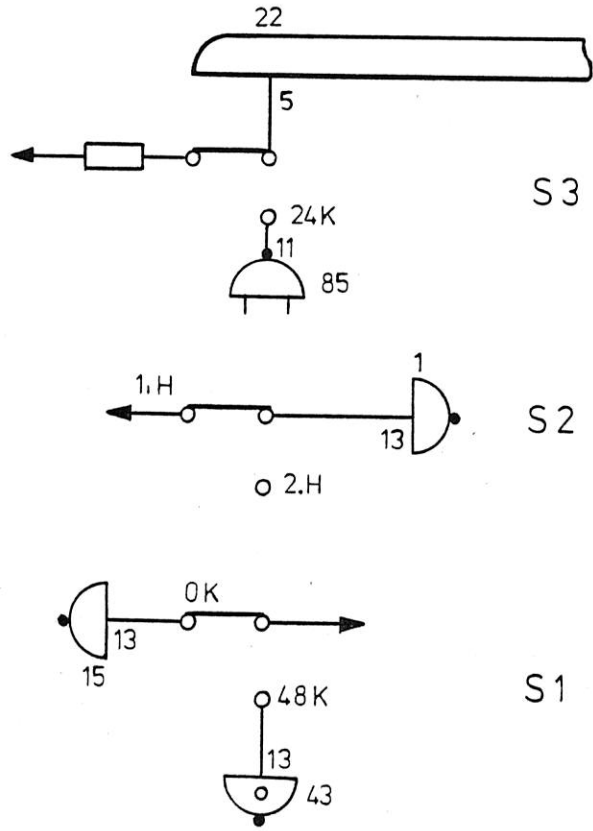
Wird dafür ein 2 K-PROM gesteckt, so kommt dieser auf den 3. Platz, die ersten beiden Plätze müssen dann freibleiben.

Beispiel:









Die beiden "1 K-Plätze" können zum "2 K-Platz" immer nur alternativ gesteckt werden.

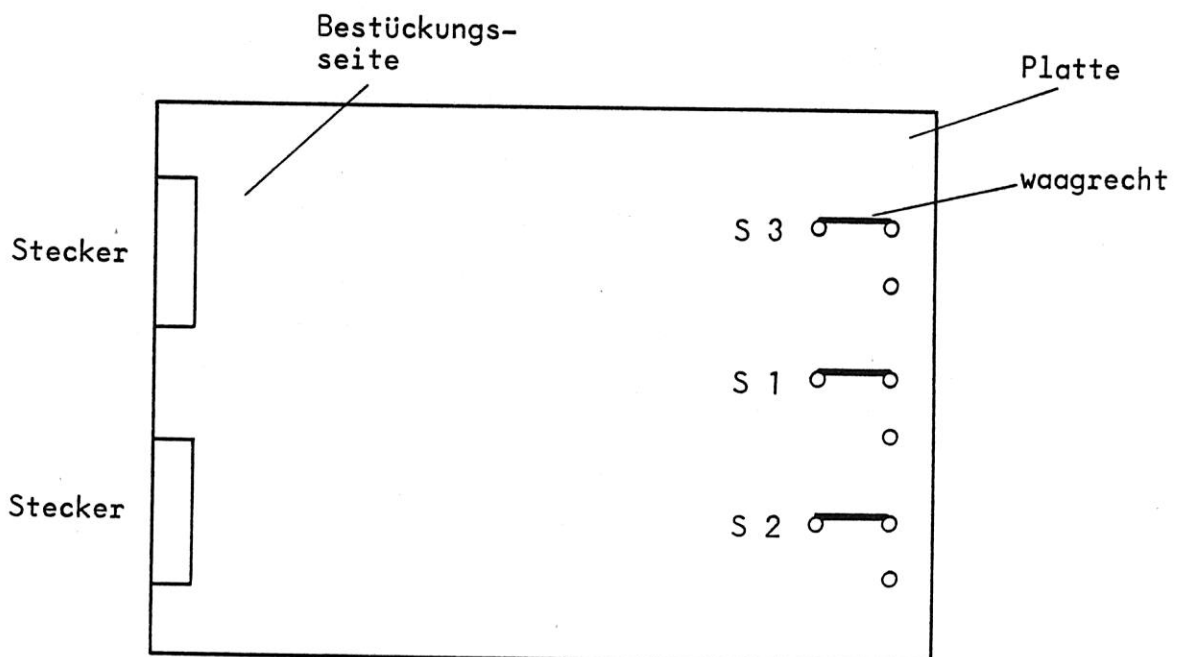
Schalterbelegung und Aufbau im Festwertspeicher



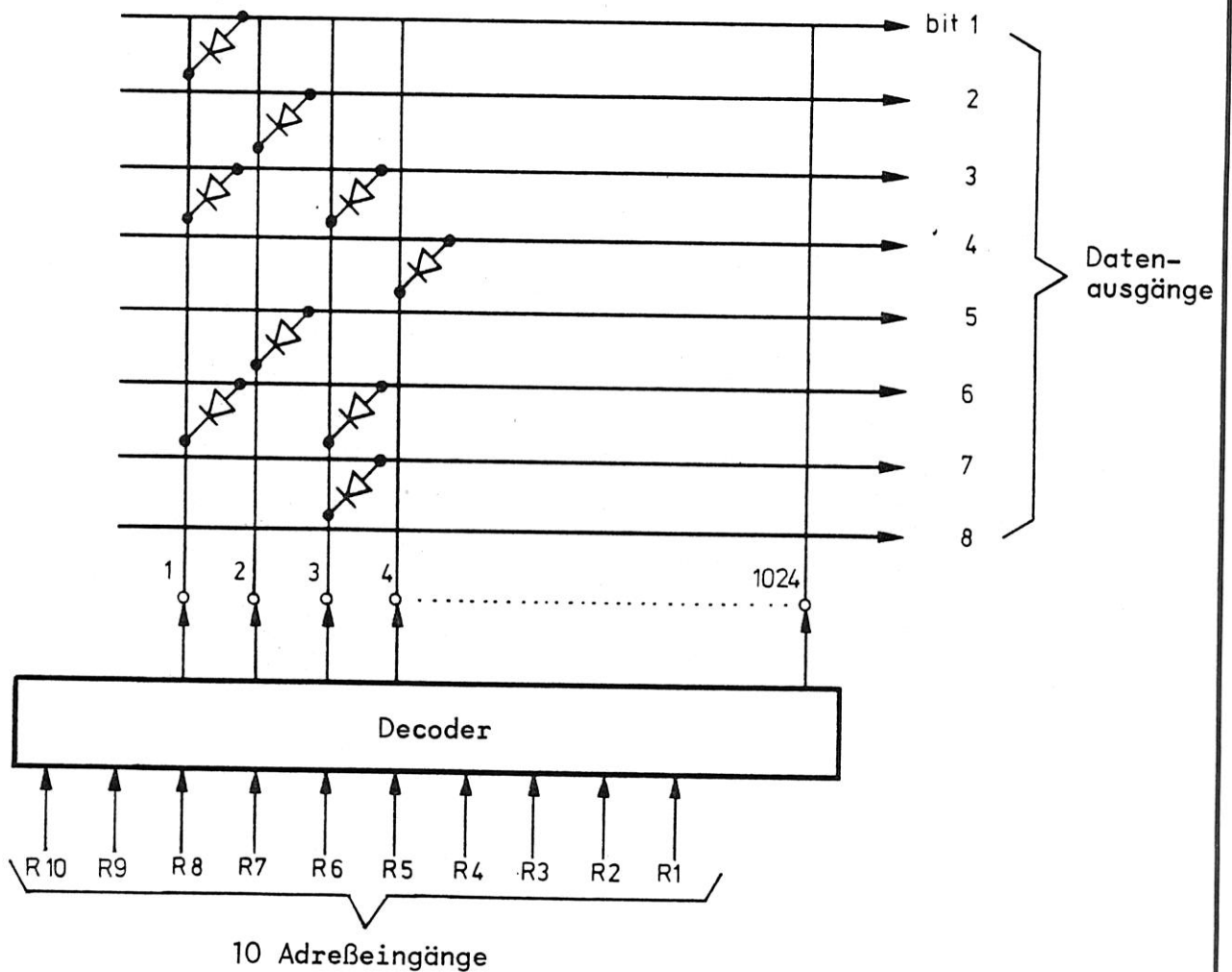
Schaltertabelle:

	S 1		S 2	
	waagrecht 	senkrecht 	waagrecht 	senkrecht 
Adressierung ab Ok (Normalbetrieb)	X		keine Wirkung	keine Wirkung
Adressierung ab 48 k (Prüfbetrieb)		X	1.Festwert- speicherhäl- te in Prüfung	2.Festwert- speicherhäl- te in Prüfung

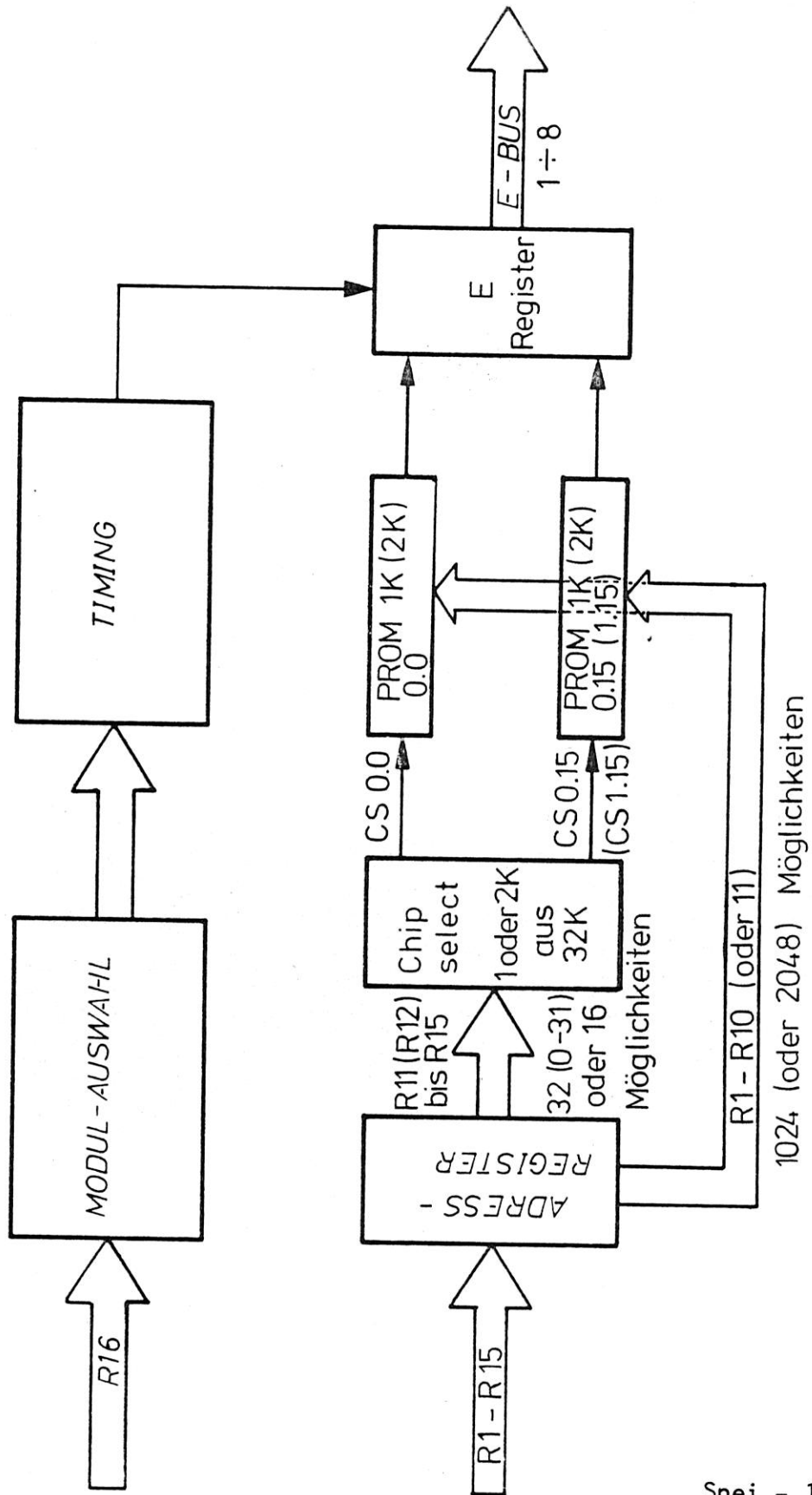
		S 3	
		waagrecht	senkrecht
			
32 kB Modul		X	
24 kB Modul			X



Prinzipbild ROM 1 K Byte



FESTSPEICHER - ADRESSIERUNG



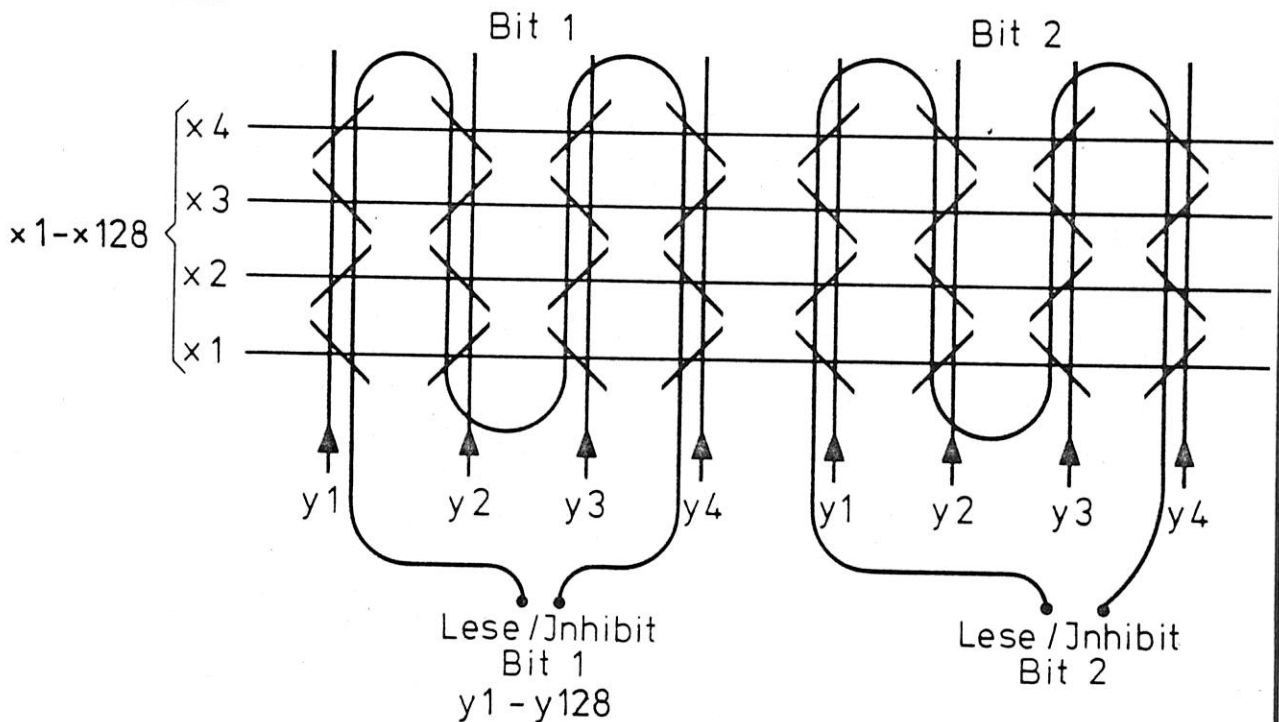
Kernspeicher

Es gibt 2 Varianten: 8 K-Byte und 16 K-Byte.

Platzbedarf: ein Doppel-Einschubplatz pro Kernspeicher.

Betriebsspannungen + 5 V, + 21 V

Aufbau



Flechtweise: 3-Draht-System

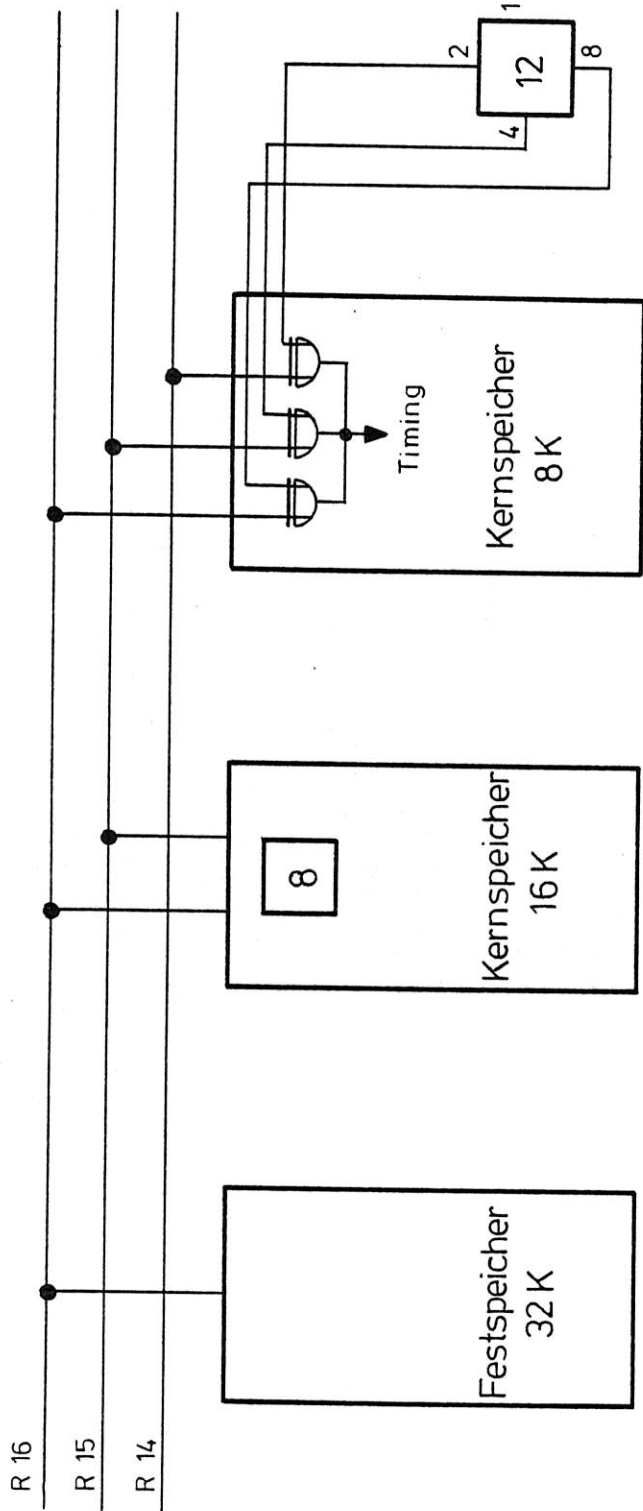
$X/2 (800 \text{ mA}) + Y/2 (800 \text{ mA}) = \text{Vollstrom} (1600 \text{ mA})$

Lesespannung: 30 - 40 mV

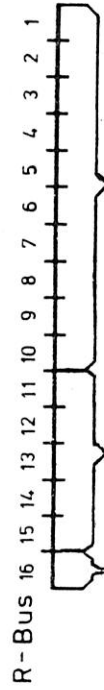
$128 \cdot 128 = 16384$ Kerne für jedes bit

Speicherkapazität: $16384 \cdot 8 = 131072$ Kerne bei 16 K-Speicher

Modulsteckerauswahl

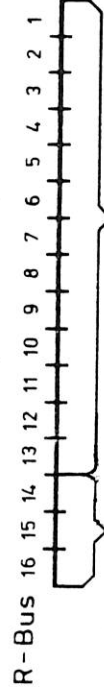


Festspeicher 1K - ROM



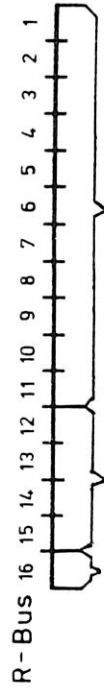
Modulausw. Chip.-Ausw. byte - Ausw.

Kernspeicher 8K



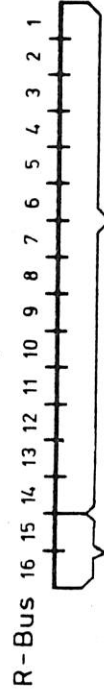
Modulausw. Speicherplatzauswahl

Festspeicher 2K - ROM



Modulausw. Chip.-Ausw. byte - Ausw.

Kernspeicher 16K



Modulausw. Speicherplatzauswahl